

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5943411号
(P5943411)

(45) 発行日 平成28年7月5日(2016.7.5)

(24) 登録日 平成28年6月3日(2016.6.3)

(51) Int. Cl.	F I		
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 2 2	
	HO 1 L 29/78	6 1 8 C	
	HO 1 L 29/78	6 2 5	

請求項の数 6 (全 11 頁)

(21) 出願番号	特願2011-212667 (P2011-212667)
(22) 出願日	平成23年9月28日(2011.9.28)
(65) 公開番号	特開2013-74159 (P2013-74159A)
(43) 公開日	平成25年4月22日(2013.4.22)
審査請求日	平成26年9月1日(2014.9.1)

(73) 特許権者	304021417 国立大学法人東京工業大学 東京都目黒区大岡山2丁目12番1号
(74) 代理人	100072718 弁理士 古谷 史旺
(74) 代理人	100116001 弁理士 森 俊秀
(72) 発明者	河野 行雄 東京都目黒区大岡山2-12-1 国立大 学法人東京工業大学内

審査官 岩本 勉

最終頁に続く

(54) 【発明の名称】 電界効果トランジスタ

(57) 【特許請求の範囲】

【請求項1】

半導体基板と、
前記半導体基板上に間隔を空けて形成されるソース領域およびドレイン領域と、
絶縁層を介して前記ソース領域およびドレイン領域に隣接するように、前記半導体基板上に形成されるゲート領域と、
前記ソース領域と前記ドレイン領域との間の領域に向かって突き出るように配置される突起部を用い、前記ソース領域と前記ドレイン領域との間の静電結合による容量を制御する容量制御部と、
を備えることを特徴とする電界効果トランジスタ。

【請求項2】

請求項1に記載の電界効果トランジスタにおいて、
前記ソース領域と前記ドレイン領域との間の領域に形成され、前記ソース領域および前記ドレイン領域それぞれとトンネル接合して接続される電荷島を備えることを特徴とする電界効果トランジスタ。

【請求項3】

請求項1または請求項2に記載の電界効果トランジスタにおいて、
前記容量制御部は、
前記ソース領域と前記ドレイン領域との間の領域と前記半導体基板面の垂直方向で対向して前記突起部が一端に配置され、外部からの作用に応じて前記垂直方向に撓み、前記容

量を変化させる支持部と、

前記支持部の他端が固定され、前記突起部から前記ソース領域と前記ドレイン領域との間の領域までの距離を設定する距離設定部と、をさらに備える

ことを特徴とする電界効果トランジスタ。

【請求項 4】

請求項 3 に記載の電界効果トランジスタにおいて、

前記容量制御部は、前記ソース領域、前記ドレイン領域および前記ゲート領域を含む前記半導体基板と異なる筐体に配置されることを特徴とする電界効果トランジスタ。

【請求項 5】

請求項 3 に記載の電界効果トランジスタにおいて、

前記容量制御部は、前記ソース領域、前記ドレイン領域および前記ゲート領域を含む前記半導体基板と同一の基板上に配置されることを特徴とする電界効果トランジスタ。

【請求項 6】

半導体基板と、

前記半導体基板上に間隔を空けて形成されるソース領域およびドレイン領域と、

絶縁層を介して前記ソース領域およびドレイン領域に隣接するように、前記半導体基板上に形成されるゲート領域と、

前記ソース領域と前記ドレイン領域との間の静電結合による容量を制御する容量制御部と、を備え、

前記容量制御部は、

前記半導体基板のうち、前記ソース領域、前記ドレイン領域および前記ゲート領域と絶縁された領域に形成される溝部と、

前記溝部を橋渡しするように配置され、外部からの作用に応じて前記半導体基板面の垂直方向に撓み、前記容量を変化させるワイヤ部と、をさらに備える

ことを特徴とする電界効果トランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、測定対象を検出する電界効果トランジスタに関する。

【背景技術】

【0002】

従来、光、熱や気体などの測定対象を精度よく測定するために、測定対象とのわずかな作用でも大きな電流や電圧の出力が得られる電界効果トランジスタなどの様々なセンサが開発されている。

【0003】

例えば、サブミクロンサイズの量子ドットに、ミリ波・遠赤外光を集中するポータビアンテナを配置した電界効果トランジスタの一種である単電子トランジスタと、量子ドットへ印可される外部磁場とを備えることで、従来のもより桁違いに感度が高く、かつ高速で動作するミリ波・遠赤外光検出器が開発されている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特許 4029420 号

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献 1 のような従来技術では、量子ドットの電子のエネルギー準位間のエネルギー間隔をゲート電極のバイアス電圧などとともに、外部磁場の印可によって制御するために、外部磁場を発生させる装置を単電子トランジスタとは別に配置する必要があり、装置規模が増大してしまう。

10

20

30

40

50

【0006】

また、ミリ波・遠赤外光などの測定対象を量子ドットに直接作用させることから、ある程度強いパワーのミリ波・遠赤外光を照射すると、量子ドットの温度が上昇し、電気特性が不安定になり測定対象の検出感度が悪くなる。

【0007】

上記従来技術が有する問題に鑑み、本発明の目的は、装置規模を増大させることなく、測定対象の検出感度を高く維持することができる技術を提供することにある。

【課題を解決するための手段】

【0008】

本発明を例示する電界効果トランジスタの一態様は、半導体基板と、半導体基板上に間隔を空けて形成されるソース領域およびドレイン領域と、絶縁層を介してソース領域およびドレイン領域に隣接するように、半導体基板上に形成されるゲート領域と、ソース領域とドレイン領域との間の領域に向かって突き出るように配置される突起部を用い、ソース領域とドレイン領域との間の静電結合による容量を制御する容量制御部と、を備える。

【0009】

また、ソース領域とドレイン領域との間の領域に形成され、ソース領域およびドレイン領域それぞれとトンネル接合して接続される電荷島を備えてもよい。

【0010】

また、容量制御部は、ソース領域とドレイン領域との間の領域と半導体基板面の垂直方向で対向して突起部が一端に配置され、外部からの作用に応じて垂直方向に撓み、容量を変化させる支持部と、支持部の他端が固定され、突起部からソース領域とドレイン領域との間の領域までの距離を設定する距離設定部と、をさらに備えてもよい。

【0011】

また、容量制御部は、ソース領域、ドレイン領域およびゲート領域を含む半導体基板と異なる筐体に配置されてもよい。

【0012】

また、容量制御部は、ソース領域、ドレイン領域およびゲート領域を含む半導体基板と同一の基板上に配置されてもよい。

【0013】

本発明を例示する電界効果トランジスタの別の態様は、半導体基板と、半導体基板上に間隔を空けて形成されるソース領域およびドレイン領域と、絶縁層を介してソース領域およびドレイン領域に隣接するように、半導体基板上に形成されるゲート領域と、ソース領域とドレイン領域との間の静電結合による容量を制御する容量制御部と、を備え、容量制御部は、半導体基板のうち、ソース領域、ドレイン領域およびゲート領域と絶縁された領域に形成される溝部と、溝部を橋渡しするように配置され、外部からの作用に応じて半導体基板面の垂直方向に撓み、容量を変化させるワイヤ部と、をさらに備える。

【発明の効果】

【0014】

本発明の目的は、装置規模を増大させることなく、測定対象の検出感度を高く維持することができる。

【図面の簡単な説明】

【0015】

【図1】本発明の一の実施形態に係る単電子トランジスタの構成例を示す図

【図2】図1に示す領域Aを拡大した図

【図3】単電子トランジスタによるクーロン振動の一例を示す図

【図4】図1に示す単電子トランジスタの等価回路を示す図

【図5】本発明の一の実施形態の変形例に係る単電子トランジスタの構成例を示す図

【図6】本発明の他の実施形態に係る単電子トランジスタの構成例を示す図

【図7】図6に示す単電子トランジスタの等価回路を示す図

【図8】本発明の一の実施形態に係る単電子トランジスタの構成の別例を示す図

10

20

30

40

50

【図9】本発明の他の実施形態に係る単電子トランジスタの構成の別例を示す図

【発明を実施するための形態】

【0016】

《一の実施形態》

図1は、一の実施形態に係る電界効果トランジスタの一種である単電子トランジスタの構成を示す。図1(a)～(c)は、単電子トランジスタを真上(Z軸方向)から見た図、Y軸方向から見た図、図1(a)のY1-Y2間における断面図をそれぞれ示す。図2は、図1に示す領域Aを拡大したものである。

【0017】

本実施形態の単電子トランジスタは、後述する支柱17、ピエゾ素子18、カンチレバー19を除き、従来の単電子トランジスタと同じ構造を有する。すなわち、本実施形態の単電子トランジスタは、SiO₂の酸化膜21が形成されたシリコン(Si)の半導体基板22上に、Siのゲート領域10が、酸化膜21上に形成される酸化膜16(絶縁層)を介して、Siのソース領域12およびドレイン領域14とともに形成され配置される。ゲート領域10、ソース領域12、ドレイン領域14それぞれには、ゲート電極11、ソース電極13、ドレイン電極15が形成される。また、単電子トランジスタは、図1および図2に示すように、ソース領域12とドレイン領域14との間に、Siの量子ドット30(電荷島)、およびその量子ドット30の形成の際に形成されるSiのくびれ領域であるトンネル隔壁31s、31dを有する。これにより、ソース領域12とドレイン領域14とは、量子ドット30およびトンネル隔壁31s、31dを介してトンネル接合され、図3の実線で示すように、ソース領域12とドレイン領域14との間で、トンネル障壁31s、31dの容量に応じた間隔でクーロン振動する電流I_{sd}が流れる。

【0018】

ところで、従来の単電子トランジスタは、上述のように、外部から測定対象を直接量子ドット30に当てて作用させ、量子ドット30に蓄積される電荷量を変化させることにより、電流I_{sd}のピーク位置や、所定の電圧V₀での電流I_{sd}の変化量から、測定対象を検出している。しかしながら、量子ドット30に直接測定対象を当てることにより、温度が上昇したり測定対象物が付着したりして、電流I_{sd}のピーク位置や変化量を正確に測定できず、ノイズが増大し、かつ不安定になり検出感度が悪くなる。

【0019】

そこで、本実施形態では、図1に示すように、単電子トランジスタが形成された半導体基板22と同一の基板上の酸化膜20に、L字型の支柱17を配置し、ピエゾ素子18と平板の先端に突起部を有するカンチレバー19とから構成される容量制御部を支柱17に配置する。つまり、本実施形態では、外部からの測定対象を量子ドット30に作用させず、カンチレバー19の平板に作用させて測定対象を検出することにより、検出感度低下の回避を図る。

【0020】

なお、本実施形態の支柱17には、図1に示すようなL字型に形成され、SiO₂などの酸化膜などで表面が絶縁処理されたSiのものが用いられる。しかしながら、絶縁体または絶縁処理された任意の材料および任意の形状のものを支柱17として用いてもよい。

【0021】

また、ピエゾ素子18(距離設定部)は、支柱17に配置されるとともに、カンチレバー19の平板の一端と接続固定される。さらに、ピエゾ素子18の大きさは数ミリメートルであるのに対し、後述するカンチレバー19の突起部の大きさは数マイクロメートルと非常に小さいことから、本実施形態のピエゾ素子18には、カンチレバー19の突起部と量子ドット30との間で静電結合し易いように、例えば、図1(c)に示すようなくさび形の形状を有するものを用いる。そして、ピエゾ素子18は、外部の不図示の直流電源により印可される電圧に応じて伸縮し、カンチレバー19の他端の突起部と量子ドット30との間を所定の距離に設定する。つまり、ピエゾ素子18は、自身が伸縮することにより、クーロン振動する電流I_{sd}のピーク位置を、例えば、図3の実線で示す位置などに設

定することができる。なお、本実施形態では、距離設定部としてピエゾ素子 18 を用いるが、カンチレバー 19 の突起部と量子ドット 30 との間の距離を設定できるものであれば何でもよい。また、ピエゾ素子 18 は、くさび形の形状を有するとしたが、矩形型のもを用いてもよく、その場合、カンチレバー 19 の平板の形状を、量子ドット 30 との間で静電結合し易いように適宜変形して配置することが好ましい。

【0022】

一方、カンチレバー 19 (支持部)は、図 1 に示すように、例えば、窒化シリコン等で平板と突起部とを有した形状に形成され、表面に金、銀またはアルミニウムなどの金属でコーティングされたものを用いる。また、カンチレバー 19 の平板は、外部からの測定対象の作用に応じて撓み易いように、小さなバネ定数の値を有するように成形される。なお、突起部は、量子ドット 30 との間で静電結合し易いように、量子ドット 30 の大きさと等しい、またはそれよりも小さい曲率半径を有した形状に成形されることが好ましい。そして、カンチレバー 19 は、図 1 に示すように、平板の一端がピエゾ素子 18 のくさび形の傾斜部分に固定され、他端の突起部は量子ドット 30 と Z 軸方向で対向するように配置される。

【0023】

図 4 は、本実施形態の単電子トランジスタの等価回路を示す。つまり、ソース領域 12 とドレイン領域 14 とは、図 4 に示すように、量子ドット 30、およびトンネル隔壁 31s、31d によるトンネル容量 C_s 、 C_d を介してトンネル接合される。また、ゲート電極 11 およびカンチレバー 19 それぞれは、容量 C_g および C_m を介して、量子ドット 30 と静電結合する。そして、ゲート電極 11 とソース電極 13 との間に電圧 V_{sg} が印可されるとともに、ソース電極 13 とカンチレバー 19 との間に一定の電圧 V_m が印可されることにより、量子ドット 30 の電子のエネルギー準位間のエネルギー間隔が制御される。なお、本実施形態では $C_s = C_d$ とする。

【0024】

次に、本実施形態の単電子トランジスタの動作について説明する。

【0025】

本実施形態の単電子トランジスタは、不図示の外部の直流電源により、ソース電極 13 とゲート電極 11、ドレイン電極 15、カンチレバー 19 との間に電圧 V_{sg} 、 V_{sd} 、 V_m がそれぞれ印可される。同時に、単電子トランジスタのピエゾ素子 18 には、別の不図示の外部の直流電源により電圧が印可され、所定の電圧 V_0 で電流 I_{sd} がピークとなるように、カンチレバー 19 の突起部と量子ドット 30 との間の距離を調整設定する。

【0026】

そして、単電子トランジスタは、カンチレバー 19 の平板に測定対象を当てて作用させる。測定対象との作用により、カンチレバー 19 の平板は撓み、カンチレバー 19 の突起部と量子ドット 30 との間の距離が変化する。例えば、カンチレバー 19 の突起部と量子ドット 30 との間の距離が短くなった場合、容量 C_m は増大する。その結果、量子ドット 30 に蓄積される電荷数が増大し、例えば、図 3 の一点波線で示すように、電流 I_{sd} のピークは初期位置 V_0 から左側にずれる。一方、カンチレバー 19 の突起部と量子ドット 30 との間の距離が長くなった場合、容量 C_m は減少し、量子ドット 30 に蓄積される電荷数が減少する。その結果、例えば、図 3 の波線で示すように、電流 I_{sd} のピークは初期位置 V_0 から右側にずれる。

【0027】

これにより、単電子トランジスタから出力される電流 I_{sd} のピーク位置の変化量、または初期位置 V_0 における電流 I_{sd} の変化量を、ユーザが測定することにより、測定対象の検出およびその量が分かる。このとき電流の変化量 I_{sd} は、初期位置 V_0 における勾配 I_{sd} / V が急峻なため、大きな値となり、高感度の検出が可能となる。

【0028】

このように、本実施形態では、測定対象をカンチレバー 19 の平板に作用させて撓ませることにより、量子ドット 30 の温度上昇や測定対象物の付着などを回避しつつ、測定対

10

20

30

40

50

象の検出感度を高く維持することができる。

【0029】

また、支柱17にピエゾ素子18およびカンチレバー19を配置するだけで、量子ドット30の電子のエネルギー準位間のエネルギー間隔を制御することができ、検出器の小型化を図ることができる。

《一の実施形態の変形例》

図5は、本発明の一の実施形態の変形例に係る単電子トランジスタの構成を示す。図5(a)~(c)は、単電子トランジスタをZ軸方向から見た図、Y軸方向から見た図、図5(a)のY3-Y4間における断面図をそれぞれ示す。なお、本実施形態の単電子トランジスタにおいて、図1に示す一の実施形態の単電子トランジスタの構成要素と同一のものについては、同一の符号を付し詳細な説明を省略する。

10

【0030】

本実施形態の単電子トランジスタと一の実施形態のものとの相違点は、ピエゾ素子18とカンチレバー19とから構成される容量制御部が直接半導体基板22の酸化膜20上に配置されることにある。

【0031】

一方、本実施形態の単電子トランジスタの動作は、図1に示す一の実施形態の単電子トランジスタと同一であり詳細な説明は省略する。

【0032】

このように、本実施形態では、測定対象をカンチレバー19の平板に作用させて撓ませることにより、量子ドット30の温度上昇や測定対象物の付着などを回避しつつ、測定対象の検出感度を高く維持することができる。

20

【0033】

また、ピエゾ素子18およびカンチレバー19を配置するだけで、量子ドット30の電子のエネルギー準位間のエネルギー間隔を制御することができ、検出器の小型化を図ることができる。

《他の実施形態》

図6は、他の実施形態に係る単電子トランジスタの構成を示す。図6(a)~(c)は、単電子トランジスタをZ軸方向から見た図、Y軸方向から見た図、図6(a)のY5-Y6間における断面図をそれぞれ示す。図7は、本実施形態の単電子トランジスタの等価回路を示す。なお、本実施形態の単電子トランジスタにおいて、図1に示す一の実施形態の単電子トランジスタの構成要素と同一のものについては、同一の符号を付し詳細な説明を省略する。

30

【0034】

本実施形態の単電子トランジスタと一の実施形態のものとの相違点は、容量制御部が、酸化膜20のうち量子ドット30に近接する領域に形成される溝部40と、その溝部40を橋渡しするように配置されるワイヤ50とで構成されることにある。また、ワイヤ50には電圧が印可されない。

【0035】

溝部40は、エッチングなどの微細加工によって形成される。なお、溝部40の形状や配置位置、幅や深さ等は、要求される測定対象の検出感度や測定精度に応じて決められることが好ましい。

40

【0036】

ワイヤ50(ワイヤ部)は、溝部40をY軸方向に橋渡しするように酸化膜20上に配置され、量子ドット30の一部に達する長さを有するナノワイヤやナノチューブなどの導電性のワイヤである。なお、ワイヤ50は、ファンデルワース力で固定される。そして、ワイヤ50は、溝部40を橋渡ししている部分に、外部から測定対象が当てられると撓み、図6(c)に示すように、ワイヤ50の量子ドット30に配置された部分が、Z軸方向に浮き上がる。これにより、図7に示すワイヤ50と量子ドット30との間の容量 C_m' が変化する。なお、ゲート領域10や量子ドット30などのSi表面は、酸化膜(不図示

50

)が形成されているため、ワイヤ50と量子ドット30とは互いに絶縁状態にある。

【0037】

次に、本実施形態の単電子トランジスタの動作について説明する。なお、上述したように、ワイヤ50には電圧が印可されないことから、検出前に電流 I_{sd} がピークとなる位置 V_0 を予め測定し取得しているものとする。

【0038】

本実施形態の単電子トランジスタは、不図示の外部の直流電源により、ソース電極13とゲート電極11およびドレイン電極15との間に電圧 V_{sg} および V_{sd} が印可される。そして、単電子トランジスタは、ワイヤ50のうち、溝部40を橋渡ししている部分に、測定対象を当てて作用させる。測定対象との作用により、ワイヤ50の溝部40を橋渡ししている部分は撓み、ワイヤ50の量子ドット30に配置された部分はZ軸方向に浮き上がる。その結果、図6(c)に示すように、例えば、ワイヤ50と量子ドット30との間の距離が変化する。図6(c)に示すように、ワイヤ50と量子ドット30との間の距離が長くなった場合、容量 C_m' は減少し、量子ドット30に蓄積される電荷数が減少する。図3の波線で示すように、電流 I_{sd} のピークが初期位置 V_0 から右側にずれる。

【0039】

これにより、単電子トランジスタから出力される電流 I_{sd} のピーク位置の変化量、または初期位置 V_0 における電流 I_{sd} の変化量を、ユーザが測定することにより、測定対象の検出およびその量が分かる。

【0040】

このように、本実施形態では、測定対象をワイヤ50のうち溝部40を橋渡ししている部分に作用させて撓ませることにより、量子ドット30の温度上昇や測定対象物の付着などを回避しつつ、測定対象の検出感度を高く維持することができる。

【0041】

また、溝部40とワイヤ50とを用いるだけで、量子ドット30の電子のエネルギー準位のエネルギー間隔を制御することができ、検出器の小型化を図ることができる。

《実施形態の補足事項》

(1)上記実施形態では、電界効果トランジスタとして単電子トランジスタを用いたが、本発明はこれに限定されず、他の電界効果トランジスタに対しても本発明を適用することができる。

【0042】

(2)上記一の実施形態では、カンチレバー19の突起部を、量子ドット30の大きさと等しい、またはそれよりも小さい曲率半径を有した形状に成形するとしたが、本発明はこれに限定されない。例えば、カンチレバー19の突起部は、先が尖った形状であってもよいし、突起部の先端に、さらにナノワイヤやナノチューブなどが配置されてもよい。これにより、カンチレバー19がほんの少しの撓んだ場合でも、量子ドット30との容量 C_m を大きく変化させることができ、測定対象の検出感度を向上させることができる。

【0043】

(3)上記一の実施形態では、容量制御部を構成するピエゾ素子18およびカンチレバー19を、半導体基板22上に設けられた支柱17に配置したが、本発明はこれに限定されない。例えば、図8に示すように、半導体基板22と異なる、単電子トランジスタを覆う筐体に容量制御部を配置してもよい。

【0044】

(4)上記他の実施形態では、容量制御部として、溝部40にワイヤ50を配置したが、本発明はこれに限定されない。例えば、図9に示すように、溝部40'を形成すると同時に、エッチングなどの微細加工により、溝部40'を橋渡しするSiの細線を、ワイヤ50'として一体形成してもよい。

【0045】

以上の詳細な説明により、実施形態の特徴点および利点は明らかになるであろう。これは、特許請求の範囲が、その精神および権利範囲を逸脱しない範囲で前述のような実施形

10

20

30

40

50

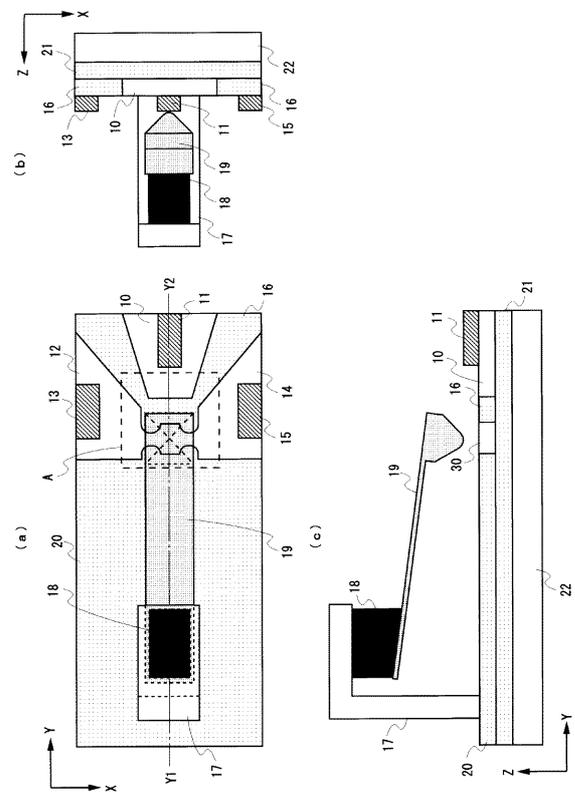
態の特徴点および利点にまで及ぶことを意図する。また、当該技術分野において通常の知識を有する者であれば、あらゆる改良および変更に容易に想到できるはずであり、発明性を有する実施形態の範囲を前述したものに限定する意図はなく、実施形態に開示された範囲に含まれる適当な改良物および均等物によることも可能である。

【符号の説明】

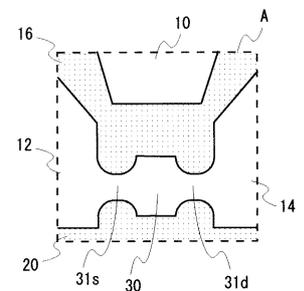
【 0 0 4 6 】

10 ... ゲート領域、 11 ... ゲート電極、 12 ... ソース領域、 13 ... ソース電極、 14 ... ドレイン領域、 15 ... ドレイン電極、 16、 20、 21 ... 酸化膜、 17 ... 支柱、 18 ... ピエゾ素子、 19 ... カンチレバー、 22 ... 半導体基板、 30 ... 量子ドット、 31s、 31d ... トンネル隔壁、 40 ... 溝部、 50 ... ワイヤ

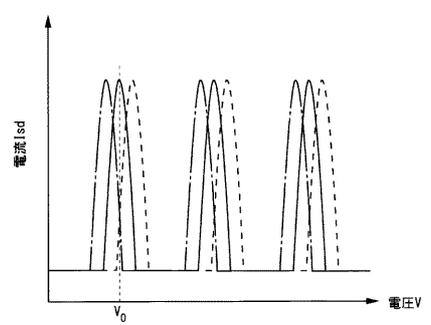
【 図 1 】



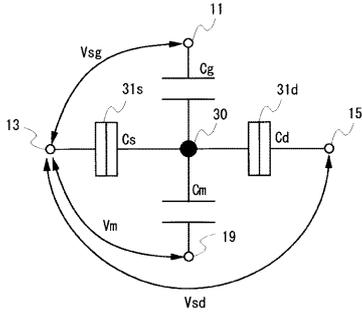
【 図 2 】



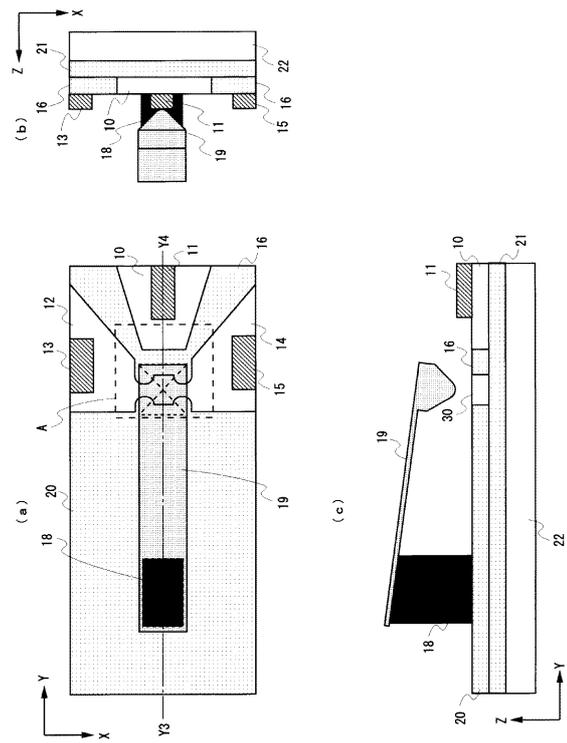
【 図 3 】



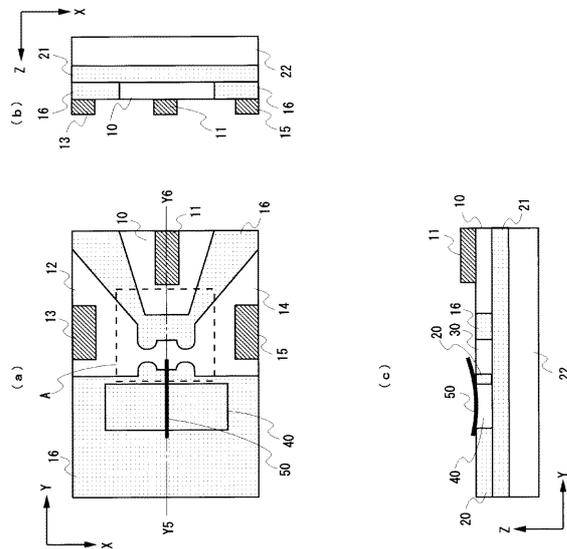
【図4】



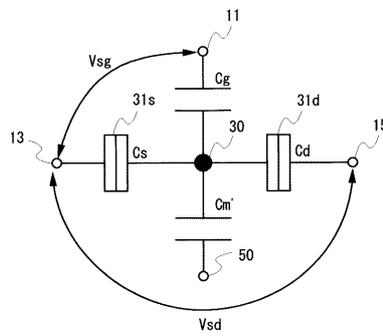
【図5】



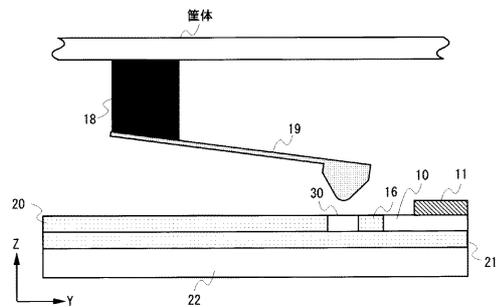
【図6】



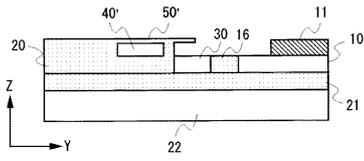
【図7】



【図8】



【図 9】



フロントページの続き

- (56)参考文献 特開平07-071953(JP,A)
特開2006-303018(JP,A)
特開平11-274260(JP,A)
特表2003-535444(JP,A)
国際公開第2011/102864(WO,A2)

(58)調査した分野(Int.Cl., DB名)

H01L 29/786

H01L 29/06

H01L 29/66